

明細書

半導体装置およびその製造方法

5 技術分野

本発明は、有機EL(エレクトロルミネッセント)素子、発光ダイオードまたは容量素子などの半導体素子の封止構造に関する。

背景技術

有機ELパネルは、主に有機材料の発光層を有する有機EL素子を備えており、有機EL素子は水分や酸素などに曝されると劣化するため、外気から遮断すべく、有機EL素子全体を被覆し封止する保護膜(パッシベーション膜)が形成されている。前記保護膜は、封止性能の向上のために、緻密で、不純物の透過に対する阻止性能の高い膜を含むのが一般的である。

この保護膜にクラックやピンホールなどの欠陥があると、当該欠陥を通じて透過した水分や酸素などの不純物が素子構成材料の酸化などを促進させ、有機EL素子を劣化させる。この種の劣化は、発光面中のダークスポット(非発光点)の発生とその拡大、素子の短寿命化並びに歩留まりの低下を招来してしまうため、保護膜の欠陥の発生をいかに防止するか、欠陥が発生した場合に当該欠陥をいかに補修するかは、重要な課題である。かかる課題を解決するための封止技術は、たとえば、特許文献1(特開2002-134270号公報)、特許文献2(特開2002-164164号公報)、特許文献3(特開平6-96858号公報)、特許文献4(特開平10-312883号公報)、特許文献5(特開2002-260846号公報)および特許文献6(特開2002-329720号

公報)に開示されている。

また、製造工程で発生した保護膜の欠陥を検出する技術も、歩留まりの向上を図り欠陥を補修するために重要である。保護膜に生じた欠陥を目視や画像処理で検出することは可能ではあるが、目視や画像処理では、予期しない欠陥や保護膜の表面に

- 5 現れない欠陥などを正確に検出することが難しく、検出精度に限界がある。

以上の状況などに鑑みて本発明の主な目的は、有機EL素子などの半導体素子を封止する保護膜に生じた欠陥を高精度に検出せしめる封止構造を有する半導体装置およびその製造方法を提供する点にある。

発明の開示

- 10 上記目的を達成すべく、本発明は、基板と、前記基板上に形成されている半導体素子と、前記半導体素子を封止する保護膜とを備えた半導体装置であって、前記保護膜の裏面と接する第1導電層と、前記保護膜の表面と接する第2導電層と、を備えることを特徴としている。

- また、他の発明は、基板上に形成されている半導体素子を封止する保護膜の欠陥
15 を検出する半導体装置の製造方法であって、(a)第1導電層を形成するステップと、
(b)前記第1導電層上に、前記半導体素子を被覆する保護膜を形成するステップと、
(c)前記保護膜上に第2導電層を形成するステップと、(d)前記第1導電層と前記第2導電層との間の電気伝導を測定し、その測定結果に基づいて前記保護膜の欠陥を検出するステップと、を備えることを特徴としている。

- 20 図面の簡単な説明

図1は、本発明に係る第1の実施例の有機ELパネルの断面を概略的に示す図である。

図2は、有機EL素子を構成する有機機能層の一例を概略的に示す断面図である。

図3は、第1の実施例の有機ELパネルの断面を概略的に示す図である。

図4は、保護膜の欠陥が補修された有機ELパネルの断面を概略的に示す図である。

5 図5は、本発明に係る第2の実施例の有機ELパネルを概略的に示す平面図である。

図6は、第2の実施例の有機ELパネルを概略的に示す平面図である。

図7Aおよび図7Bは、第2の実施例の欠陥検出処理を説明するグラフである。

10 図8は、本発明に係る第3の実施例の有機ELパネルを概略的に示す平面図である。

図9は、第3の実施例の有機ELパネルを概略的に示す平面図である。

図10は、本発明に係る第4の実施例の有機ELパネルの断面を概略的に示す図である。

図11は、第4の実施例の有機ELパネルを概略的に示す平面図である。

15 図12は、保護膜の欠陥が補修された有機ELパネルの断面を概略的に示す図である。

発明を実施するための形態

以下、本発明に係る種々の実施例について説明する。

1. 第1の実施例

20 図1は、本発明に係る第1の実施例の有機ELパネル(半導体装置)1の断面を概略的に示す図である。この有機ELパネル1は、絶縁基板10と、この絶縁基板10上に形成される、第1電極層11、有機機能層12および第2電極層13からなる有機EL素

子(半導体素子)14とを備えている。絶縁基板10としては、たとえば、ガラス基板、あるいはポリカーボネートなどを基材とした可撓性のプラスチック基板を用いることができる。

また、有機ELパネル1は、有機EL素子14上に、電気絶縁性の絶縁膜15、第1導電層16、保護膜(パッシベーション膜)17および第2導電層18をこの順で積層して構成されている。第1導電層16は保護膜17の裏面(内側の面)と接するように、第2導電層18は保護膜17の表面(外側の面)と接するように、それぞれ形成されている。

保護膜17は、水分や酸素などの不純物の有機EL素子14への浸透を阻止する単層または複数層の膜からなり、第1導電層16と第2導電層18とに挟み込まれ、且つ第1導電層16と第2導電層18との間を電氣的に絶縁するように形成されている。保護膜17の構成材料としては、たとえば、酸化シリコン(SiO_2)などの金属酸化物、シリコン窒化物などの金属窒化物、窒化酸化シリコン(SiON)などの金属窒化酸化物、またはポリイミド系樹脂などの有機絶縁材料が挙げられる。このような膜材料を、真空蒸着法、スピンコート法、スパッタリング法、プラズマCVD(Chemical Vapor Deposition; 化学蒸着)法、レーザCVD法、熱CVD法、イオンプレーティング法またはスピンコート法などの製法により堆積して保護膜17を形成することができる。

特に、第1導電層16との密着性を向上させ、ピンホールの少ない保護膜17を形成するには、イオンプレーティング法またはCVD法を採用するのが好ましい。また、ピンホールの少ない緻密な膜を均一に且つ一定の膜厚で形成するには、ポリパラキシリレン、ポリモノクロロパラキシリレン、ポリジクロロパラキシリレンまたはポリモノブROMパラキシリレンなどのポリパラキシレン系樹脂を用いて、CVD法により保護膜17を成膜することも好ましい。

さらに、保護膜17は、防湿性能の向上の観点から、酸化カルシウム、酸化バリウムなどのアルカリ金属酸化物、またはイソシアネート基を有する有機物などの水分吸収膜を含むのが好ましい。

第1導電層16と第2導電層18の構成材料としては、アルミニウム(Al)、銀(Ag)、
5 銅(Cu)、金(Au)、白金(Pt)、パラジウム(Pd)、クロム(Cr)、モリブデン(Mo)、チタン(Ti)およびニッケル(Ni)などの金属材料のうちから選択した一種若しくは二種以上からなる合金、またはITO(酸化インジウム錫; Indium Tin Oxide)、IZO(酸化亜鉛; Indium Zinc Oxide)若しくは酸化スズなどの透明導電材料、またはポリチオフェン若しくはポリアニリンなどの導電性高分子材料が挙げられる。特に、後述する保護膜17
10 の欠陥検出を精度良く行う観点からは、高い電気伝導率を持つ金属材料や透明導電材料を選択するのが好ましい。

第1導電層16は、図1に示されるように、有機EL素子14の形成領域外における絶縁基板10の周縁部上に延在しており、当該周縁部上の第1導電層16は、第1の電極端子19Aと連続し且つ電氣的に接続している。この第1の電極端子19Aは、欠陥
15 検出用の金属製の探針(プローブ)20Aが接触し得る表面積を有している。また、第2導電層18も、有機EL素子14の形成領域外における絶縁基板10の周縁部上に延在しており、当該周縁部上の第2導電層18は、第1の電極端子19Bと連続し且つ電氣的に接続している。この電極端子19Bも、欠陥検出用の金属製の探針(プローブ)20Bが接触し得る表面積を有している。第1および第2の探針20A、20Bは、欠陥検出
20 処理を実行する検出器21と接続されている。欠陥検出処理については後述する。

絶縁膜15は、有機EL素子14と第1導電層16とを電氣的に絶縁する膜であれば良く、絶縁膜15の構成材料およびその製法は特に制限されない。ただし、絶縁膜15の

成膜工程において、下方の素子構造に与えるダメージをできるだけ小さくし得る膜材料を選択することが好ましい。また、スパッタリング法、真空蒸着法、CVD法、スピコート法またはスクリーン印刷法などの製法により絶縁膜15を形成することができる。

- 5 有機EL素子14を構成する第1電極層11と第2電極層13の電極パターンは図に明示されていないが、第1電極層11と第2電極層13は、互いに直交するように帯状に形成されていてもよい。第1電極層11は、有機機能層12への正孔注入の観点から大きな仕事関数を有する陽極材料からなることが好ましい。たとえば、ITO(酸化インジウム・錫; Indium Tin Oxide)、IZO(酸化亜鉛; Indium Zinc Oxide)または酸化スズな
10 どの導電性金属酸化物の陽極材料を、真空蒸着法、スパッタリング法、イオンプレーティング法または気相成長法などによって絶縁基板10上に堆積し、レジストをマスクとしてパターニングすることで第1電極層11を形成することができる。また、第2電極層13は、有機機能層12への電子注入の観点から小さな仕事関数を有し且つ化学的に比較的安定している陰極材料からなることが好ましい。たとえば、MgAg合金、マグ
15 ネシウム、アルミニウムまたはアルミニウム合金などの陰極材料を真空蒸着法などにより有機機能層12の上に成膜しパターニングすることで第2電極層13を形成することができる。

- なお、本実施例では、第1電極層11が有機機能層12に正孔を注入する陽極として、第2電極層13が有機機能層12に電子を注入する陰極としてそれぞれ説明されているが、この代わりに、第1電極層11を陰極とし、第2電極層13を陽極としてもよい。
20

次に、図2は、有機機能層12の一例を概略的に示す断面図である。図2を参照すると、有機機能層12は、絶縁基板10上の第1電極層11の上に、正孔注入層30、正孔

輸送層31、発光層32および電子注入層33をこの順で積層して構成される。電子注入層33上には、第2電極層13が形成されている。外部からの電圧により第1電極層11から正孔が注入され第2電極層13から電子が注入されると、正孔と電子は有機機能層12中を移動し、発光層32において所定の確率で再結合する。再結合のエネルギーは、発光層32を構成する有機分子の一重項励起状態および三重項励起状態のうち一方または双方を介して放出され、蛍光もしくはりん光、または蛍光とりん光の双方が発せられることとなる。正孔注入層30および正孔輸送層31の構成材料としては、銅フタロシアニンおよびTPD(トリフェニルアミンの2量体)、または、ポリチオフェンおよびポリアニリンを採用できる。また、発光層32を構成する発光材料としては、Alq₃(アルミキノリノール錯体)、BAIq₁(アルミキノリノール錯体)、DPVBi(ジスチルアリーレン誘導体)、EM2(オキサジアゾール誘導体)、BMA-nT(オリゴチオフェン誘導体;nは正整数)などが挙げられる。そして電子注入層33の構成材料としてはLi₂O(酸化リチウム)などが挙げられる。

なお、上記有機機能層12は4層型素子であるが、この代わりに、有機機能層12が、発光層32のみからなる単層型素子、または発光層32と正孔輸送層31と正孔注入層30とからなる3層型素子でもよい。

また、有機ELパネル1は、図1に示される構成要素の他に、有機EL素子14を分断する複数の隔壁、TFT(薄膜トランジスタ)およびキャパシタなどを含む駆動回路といった図示されない構成要素を含んでもよい。

以上の構成を有する有機ELパネル1の製造方法を以下に概説する。

図1を参照すると、まず、絶縁基板10上に、第1電極層11、有機機能層12および第2電極層13をこの順で形成することで絶縁基板10上の素子形成領域に有機EL素

子14を形成する。次いで、有機EL素子14の上に金属窒化膜などの絶縁材料を用いて絶縁膜15を形成する。

その後、有機EL素子14および絶縁膜15を被覆するように、蒸着法またはスパッタリング法などによりアルミニウムなどの金属材料を堆積しパターニングする。この結果、

5 電極端子19Aと第1導電層16とが形成される。続けて、CVD法により、第1導電層16を被覆するように窒化シリコンなどの絶縁材料を堆積することで保護膜17を形成する。さらに、この保護膜17を被覆するように、蒸着法またはスパッタリング法などによりアルミニウムなどの金属材料を堆積しパターニングして第2導電層18と電極端子19Bとを形成する。

10 その後、保護膜17の欠陥検出処理を実行する。具体的には、図1に示されるように、一方の探針20Aを電極端子19Aに接触させ、他方の探針20Bを電極端子19Bに接触させる。かかる状態で、検出器21は、電極端子19A、19Bに電位差を与えて電極端子19A、19Bの間の電気抵抗率などの電気伝導を測定し、その測定結果に基づいて保護膜17の欠陥を検出するのである。図3に示すように保護膜17に欠陥40がある場合は、当該欠陥40を介して第1導電層16と第2導電層18とが電氣的に導通する一方、図1に示すように保護膜17に欠陥が無い場合は、第1導電層16と第2導電層18とは電氣的にほとんど導通せず、両層間の電気伝導度は低く、両層間の電気抵抗率は高い。よって、検出器21は、電極端子19A、19Bの間に電気伝導が生じていると判断した場合は、保護膜17に欠陥有りと判定する一方、電極端子19A、19Bの間に電気伝導が生じていないと判断した場合は、保護膜17に欠陥無しと判定する。たとえば、測定した電気抵抗率が予め設定した値を超えている場合は、保護膜17にピンホールなどの欠陥が無いと判定し、前記電気抵抗率が設定した値以下の場

合は、保護膜17に欠陥があると判定することができる。その欠陥の有無の判定結果は、LED表示器などに表示される。

- このような欠陥検出処理により、保護膜17の欠陥を高精度に検出することが可能である。また、上記欠陥検出処理を有機ELパネル1の製造工程に組み入れることで
- 5 不良品を早期に発見することができるため、信頼性の高い有機ELパネル1の提供が可能となる。

- 上記欠陥検出処理で保護膜17の欠陥が検出されたときは、次の補修工程において、少なくとも欠陥個所付近の第2導電層18の凹凸状の表面を平坦化した後に、バリア性の高い絶縁材料を欠陥個所付近の第2導電層18の上に堆積し、図4に示すよ
- 10 うな補修層(パッチ層)41を成膜する。具体的には、CVD法などのドライプロセスでパレリンなどの樹脂膜を成膜するか、或いは、ウェットプロセスで光硬化性または熱硬化性の樹脂を塗布し硬化させることで欠陥個所付近の凹凸状の表面を平坦化し、その後、その平坦化した表面上に窒化シリコンなどのバリア性の高い絶縁材料を堆積することができる。

- 15 なお、前記補修層41は、有機ELパネル1の素子形成領域の全体に亘って成膜してもよいし、若しくは、欠陥個所付近の第2導電層18の表面のみを局所的に被覆するように補修層41を成膜しても構わない。たとえば、真空蒸着法やスパッタリング法などの成膜工程において、孔またはノズルが設けられた遮蔽板を有機ELパネル1の前面に配設し、この遮蔽板をマスクとして、欠陥箇所付近の領域のみに局所的に膜材
- 20 料を堆積させることが可能である。

前記補修工程により、図4に示すように保護膜17の欠陥40が補修された有機ELパネル1Aを提供できるため、歩留まりが向上し、有機EL素子の劣化を予防し且つ寿

命の長い有機ELパネル1を提供することが可能となる。

なお、上記補修層41を形成した後は、更なる封止性能の向上と機械的強度の補強のために、有機ELパネル1Aの全体を封止する封止部材を設けてもよい。具体的には、不活性ガスの雰囲気下で、乾燥剤付きの金属製部材を封止部材として、紫外線

5 硬化性樹脂などの接着剤で絶縁基板10に接合すればよい。

2. 第2の実施例

次に、本発明に係る第2の実施例について説明する。図5は、第2の実施例の有機ELパネル(半導体装置)1を概略的に示す平面図である。図5中、図1に示した符号と同一符号を付された構成要素は、上記第1の実施例の構成要素と同一の構成および
10 同一の製法で製造されるため、その詳細な説明を省略する。

図5を参照すると、絶縁基板10上の素子形成領域に有機EL素子14(図示せず)が形成されており、この素子形成領域の全体を被覆するように第1導電層16、保護膜17および第2導電層18がこの順で成膜されている。素子形成領域外における絶縁基板10の一方の周縁部上に、一方の電極端子19Aが当該周縁部に沿ったX方向に帯
15 状に形成されており、素子形成領域外における絶縁基板10の他方の周縁部上には、他方の電極端子19Bが当該周縁部に沿ったY方向すなわちX方向と直交する方向に帯状に形成されている。

第1導電層16と第2導電層18との間の電気伝導を測定する際には、図6に示すように、まず、電極端子19Aの表面の測定点 P_1 に一方の探針20Aを接触させる。次に、
20 電極端子19Bの表面に他方の探針20Bを接触させつつ、電極端子19Bの一方の端から他方の端までY方向へ探針20Bを走査させる。この探針20Bの走査の間、検出器21は、探針20A、20B間の電気伝導を示す量(たとえば、電気抵抗率)のY方

向に関する分布を測定しこれを内部メモリ(図示せず)に記録する。次に、新たな測定点 P_2 について以上の測定処理を繰り返し実行する。

その後、全ての測定点 P_1, P_2, \dots, P_N (N は2以上の正整数)について測定処理が終了した後は、検出器21は、内部メモリに蓄積した電気伝導の分布を読み出しこれら5
5
を解析して保護膜17の欠陥を検出するとともに欠陥箇所を特定する。図7Aおよび図7Bは、それぞれ、或る測定点 P_K (K は1~ N の整数)についての電気抵抗率の分布曲線の一例を概略的に示すグラフである。測定点 P_K に関して保護膜17に欠陥が無い場合は、図7Aのグラフに示すように、電気抵抗率の分布は略一定の値を有する一方、測定点 P_K に関して保護膜17に一つの欠陥が有る場合は、図7Bのグラフに示すように、電気抵抗率の分布は、欠陥箇所に対応する位置 Y_D においてピークを形成する。検出器21は、測定された電気伝導分布中に、図7Bに示すピークなどの異常を検出することによって保護膜17の欠陥を検出することができる。

また、図6に示すように保護膜17に欠陥40が存在するときは、2つの探針20A, 20Bの位置に対応して、測定された電気伝導分布に図7Bに示すような異常が現れるため、検出器21は当該欠陥40の位置の特定が可能である。その後、少なくとも当該欠陥箇所近傍の第2導電層18の表面上に補修層41を局所的に成膜することにより、欠陥40は補修される。

以上の通り、第2の実施例では、保護膜17の欠陥箇所を特定できるため、保護膜17中の欠陥の位置および数に応じて、補修層41の成膜範囲や補修の有無を迅速且つ容易に判断することが可能となる。

3. 第3の実施例

次に、本発明に係る第3の実施例について説明する。図8は、第3の実施例の有機

ELパネル(半導体装置)2を概略的に示す平面図である。図8中、図1に示した符号と同一符号を付された構成要素は、上記第1の実施例の構成要素と同一の構成および同一の製法で製造されるため、その詳細な説明を省略する。

図8を参照すると、絶縁基板10上の素子形成領域に有機EL素子14(図示せず)が
5 形成されており、この素子形成領域の全体を被覆するように第1導電層16、保護膜17および第2導電層18がこの順で成膜されている。第1導電層16および第2導電層18は互いに交差するようにストライプ状に形成されている。第1導電層16は、絶縁基板10の一方の周縁部に沿ったX方向に所定間隔で配列し且つX方向と直交するY方向に延びる複数の帯状導電片16₁、16₂、…、16_Mから構成されており、第2導電層
10 18は、絶縁基板10の他方の周縁部に沿ったY方向に所定間隔で配列し且つX方向に延びる複数の帯状導電片18₁、18₂、…、18_Nから構成されている。

また、素子形成領域外における絶縁基板10の一方の周縁部上に、第1導電層16と連続的に接続する電極端子19Aが形成され、他方の周縁部上に、第2導電層18と連続的に接続する電極端子19Bが形成されている。一方の電極端子19Aは、絶縁
15 基板10の一方の周縁部に沿ったX方向へ配列する複数の電極片19A₁、19A₂、…、19A_Mから構成され、電極片19A₁、19A₂、…、19A_Mは、それぞれ、帯状導電片16₁、16₂、…、16_Mと連続している。他方の電極端子19Bは、他方の周縁部に沿ったY方向へ配列する複数の電極片19B₁、19B₂、…、19B_Nから構成され、電極片19B₁、19B₂、…、19B_Nは、それぞれ、帯状導電片18₁、18₂、…、18_Nと連続して
20 いる。

第1導電層16と第2導電層18との間の電気伝導を測定する際には、図9に示すように、まず、電極片19A₁の表面に一方の探針20Aを接触させる。次に、電極片19B

1の表面に他方の探針20Bを接触させた状態で、検出器21は、探針20A、20B間の電気伝導を示す量(たとえば、電気抵抗率)を測定しこれを探針20A、20Bの位置に関連付けて内部メモリ(図示せず)に記録する。次に、他方の探針20Bを電極片19B₂の表面に移動させ接触させる。かかる状態で、電気伝導を示す量を測定しこれを探針20A、20Bの位置に関連付けて前記内部メモリに記録する。このようにして、X方向に配列する電極片19A₁, ..., 19A_Mと、Y方向に配列する電極片19B₁, ..., 19B_Nとの全ての組み合わせについてM×N個の電気伝導を測定し、その測定結果を内部メモリに蓄積する。

その後、検出器21は、内部メモリに蓄積したM×N個の測定量を読み出しこれらを解析して保護膜17の欠陥を検出するとともに欠陥箇所を特定する。具体的には、保護膜17に欠陥40があると、当該欠陥箇所を交差する2電極片19A_P, 19B_Q (Pは1～Mの整数; Qは1～Nの整数)が電氣的に導通するか、若しくは両電極片19A_P, 19B_Q間の電気抵抗率が低くなるため、検出器21は、かかる状態を測定量から検出したときに、2電極片19A_P, 19B_Qが交差する領域に保護膜17の欠陥40が含まれて

いると判定し、欠陥箇所を特定することができる。保護膜17の欠陥40を検出した後は、少なくとも当該欠陥箇所近傍の第2導電層18の表面上に補修層41を局所的に成膜することで欠陥40は補修される。

以上の通り、第3の実施例では、上記第2の実施例と同様に、保護膜17の欠陥箇所を特定できるため、保護膜17中の欠陥の位置および数に応じて、補修層41の成膜範囲や補修の有無を迅速且つ容易に決定することが可能となる。また、第2の実施例と比べると、欠陥箇所を容易に特定することが可能である。

4. 第4の実施例

次に、本発明に係る第4の実施例について説明する。図10は、第4の実施例の有機ELパネル(半導体装置)3の断面を概略的に示す図である。図10中、図1に示した符号と同一符号を付された構成要素は、上記第1の実施例の構成要素と同一の構成および同一の製法で製造されるため、その詳細な説明を省略する。

- 5 この有機ELパネル3は、絶縁基板10と、この絶縁基板10上に形成される、第1電極層11、有機機能層12および第2電極層13Aからなる有機EL素子(半導体素子)14Aとを備えている。第2電極層13Aは有機EL素子14Aの最外層を形成する。有機ELパネル3は、さらに、有機EL素子14上に、保護膜(パッシベーション膜)17と導電層18がこの順で成膜されている。
- 10 保護膜17は、第2電極層13Aと導電層18との間に挟み込まれ、且つ第2電極層13Aと導電層18との間を電氣的に絶縁するように形成されている。このように有機EL素子14Aの第2電極層13Aを欠陥検出用に使用している点で、本実施例の構造は上記第1の実施例の構造と相違する。

- 第2電極層13Aは、図10に示されるように、有機EL素子14Aの形成領域外における絶縁基板10の周縁部上に延在しており、当該周縁部上の第2電極層13Aは、第1の電極端子50Aと連続し且つ電氣的に接続している。この電極端子50Aは、欠陥検出用の探針20Aが接触し得る表面積を有している。また、導電層18は、有機EL素子14Aの形成領域外における絶縁基板10の他方の周縁部上に延在し、当該周縁部上の導電層18は、第2の電極端子50Bと連続し且つ電氣的に接続している。この電極端子50Bは、欠陥検出用の探針20Bが接触し得る表面積を有している。
- 15
- 20

図11は、上記有機ELパネル3を概略的に示す平面図である。図11を参照すると、絶縁基板10上の素子形成領域に有機EL素子14A(図示せず)が形成されており、

絶縁基板10の表面に沿って、第2電極層13Aがストライプ状に形成されて帯状の導電膜13A₁、13A₂、…、13A_Mを構成している。これら導電膜13A₁、13A₂、…、13A_Mは、それぞれ、絶縁基板10の周縁部上に延伸して複数の電極片50A₁、50A₂、…、50A_Mと連続している。第1の電極端子50Aは、これら電極片50A₁、50A₂、…、50A_Mによって構成される。また、電極端子50A上には、保護膜17および導電層18がこの順で成膜されている。

なお、図11に示した例では、導電層18は、素子形成領域の全体に亘って連続的に形成されている。この代わりに、導電層18は、帯状の導電膜13A₁、13A₂、…、13A_Mと交差するようにストライプ状に形成されてもよい。また、図11に示した例では第2電極層13Aがストライプ状に形成されているが、この代わりに、第2電極層13Aが素子形成領域の全体に亘って連続的に形成されてもよい。

以上の構成を有する有機ELパネル3の製造方法の一手順を以下に概説する。

図10を参照すると、まず、絶縁基板10上に、第1電極層11および有機機能層12をこの順で成膜し、続けて、有機機能層12の上に導電材料を堆積しパターンニングして電極端子50Aと導電層18とを成膜する。その後、第1導電層16を被覆するように窒化シリコンなどの絶縁材料を堆積して保護膜17を形成する。さらに、この保護膜17を被覆するように、蒸着法またはスパッタリング法などによりアルミニウムなどの金属材料を堆積しパターンニングすることで導電層18と電極端子50Bとを成膜する。

その後、第2電極層13Aと電極端子50Aとの間の電気伝導を測定しこれを解析する欠陥検出処理を実行するが、この欠陥検出処理の方法は、上記第1～第3の実施例の欠陥検出法と略同じであるため、その詳細な説明を省略する。

図12に示すように保護膜17に欠陥51がある場合は、検出器21は、電極端子50

Aに当てた探針20Aと、電極端子50Bに当てた探針20Bとの間の電気抵抗率などに異常を検出する。かかる場合、次の補修工程において、少なくとも欠陥箇所近傍の導電層18の表面を被覆するように、金属窒化物などの絶縁材料を導電層18上に堆積して補修層(パッチ層)52を成膜する。この結果、図12に示すように保護膜17の欠

5 陥51が補修された有機ELパネル3Aを提供することができる。

なお、上記補修層52を形成した後は、更なる封止性能の向上と機械的強度の補強のために、有機ELパネル3Aの全体を封止する封止部材を設けてもよい。具体的には、不活性ガスの雰囲気下で、乾燥剤付きの金属製部材を封止部材として、紫外線硬化性樹脂などの接着剤で絶縁基板10に接合すればよい。

10 以上に説明した通り、第4の実施例では、有機EL素子14Aを構成する第2電極層13Aを保護膜17の欠陥検出に併用しているため、スペース効率の高い有機ELパネルの提供が可能であり、製造工程数が少なくて済むため製造コストの抑制が可能となる。

15 以上、本発明に係る第1～第4の実施例について説明した。上記した各実施例の封止構造および製造方法は、有機EL素子に限らず、レーザダイオードや容量素子などの、保護膜を必要とするあらゆる半導体素子に適用可能である。

請求の範囲

1. 基板と、前記基板上に形成されている半導体素子と、前記半導体素子を封止する保護膜とを備えた半導体装置であって、
- 5 前記保護膜の裏面と接する第1導電層と、
前記保護膜の表面と接する第2導電層と、
を備えることを特徴とする半導体装置。
2. 請求項1記載の半導体装置であって、前記半導体素子上に形成された電気絶縁性の絶縁膜をさらに備え、前記絶縁膜上に前記第1導電層が形成されていることを特
10 徴とする半導体装置。
3. 請求項1記載の半導体装置であって、前記半導体素子は、最外層をなす電極層を前記第1導電層として含むことを特徴とする半導体装置。
4. 請求項1から請求項3のうちのいずれか1項に記載の半導体装置であって、前記第1導電層および前記第2導電層のうちの少なくとも一方がストライプ状に形成されて
15 いることを特徴とする半導体装置。
5. 請求項1から請求項3のうちのいずれか1項に記載の半導体装置であって、前記第1導電層および前記第2導電層は互いに交差するようにストライプ状に形成されていることを特徴とする半導体装置。
6. 請求項1から請求項5のうちのいずれか1項に記載の半導体装置であって、前記
20 第1導電層に接続する第1の電極端子と、前記第2導電層に接続する第2の電極端子とを備えることを特徴とする半導体装置。
7. 請求項6記載の半導体装置であって、前記第1および第2の電極端子は、前記

半導体素子の形成領域外における前記基板の周縁部上に設けられていることを特徴とする半導体装置。

8. 請求項6または請求項7記載の半導体装置であって、前記第1の電極端子および前記第2の電極端子のうちの少なくとも一方は、前記基板の周縁部に沿って所定

5 間隔で配列する複数の電極片からなることを特徴とする半導体装置。

9. 請求項1から請求項8のうちのいずれか1項に記載の半導体装置であって、前記半導体素子はエレクトロルミネッセント素子からなることを特徴とする半導体装置。

10. 基板上に形成されている半導体素子を封止する保護膜の欠陥を検出する半導体装置の製造方法であって、

10 (a)第1導電層を形成するステップと、

(b)前記第1導電層上に、前記半導体素子を被覆する保護膜を形成するステップと、

(c)前記保護膜上に第2導電層を形成するステップと、

(d)前記第1導電層と前記第2導電層との間の電気伝導を測定し、その測定結果に

15 基づいて前記保護膜の欠陥を検出するステップと、を備えることを特徴とする半導体装置の製造方法。

11. 請求項10記載の半導体装置の製造方法であって、前記ステップ(d)で前記保護膜の欠陥を検出した後は、少なくとも前記保護膜の欠陥個所近傍の前記第2導電層の表面を被覆する補修層を形成するステップ、をさらに備えることを特徴とする半

20 導体装置の製造方法。

12. 請求項10または請求項11記載の半導体装置の製造方法であって、前記半導体素子上に電気絶縁性の絶縁膜を形成するステップ、をさらに備え、前記ステップ

(a)において、前記第1導電層は前記絶縁膜上に形成されることを特徴とする半導体装置の製造方法。

13. 請求項10または請求項11記載の半導体装置の製造方法であって、前記半導体素子は、最外層をなす電極層を前記第1導電層として含むことを特徴とする半導体装置の製造方法。

14. 請求項10から請求項13のうちのいずれか1項に記載の半導体装置の製造方法であって、前記ステップ(a)において、前記第1導電層はストライプ状に形成されることを特徴とする半導体装置の製造方法。

15. 請求項10から請求項14のうちのいずれか1項に記載の半導体装置の製造方法であって、前記ステップ(c)において、前記第2導電層はストライプ状に形成されることを特徴とする半導体装置の製造方法。

16. 請求項10から請求項13のうちのいずれか1項に記載の半導体装置の製造方法であって、前記ステップ(a)および(c)は、前記第1導電層および前記第2導電層を互いに交差するようにストライプ状に形成する工程を含むことを特徴とする半導体装置の製造方法。

17. 請求項10から請求項16のうちのいずれか1項に記載の半導体装置の製造方法であって、前記ステップ(a)は、前記第1導電層に接続する第1の電極端子を形成する工程を含み、前記ステップ(c)は、前記第2導電層に接続する第2の電極端子を形成する工程を含むことを特徴とする半導体装置の製造方法。

18. 請求項17記載の半導体装置の製造方法であって、前記ステップ(d)は、前記第1の電極端子および前記第2の電極端子のうちの一方の表面に第1の探針を接触させる一方、前記第1の電極端子および前記第2の電極端子のうちの他方の表面に

第2の探針を接触させつつ走査したときに、前記第1および第2の探針間の電気伝導を測定し、その測定結果に基づいて前記保護膜の欠陥箇所を特定する工程を含むことを特徴とする半導体装置の製造方法。

19. 請求項17記載の半導体装置の製造方法であって、前記ステップ(d)は、前記

5 第1の電極端子および前記第2の電極端子のうちの一方の表面に第1の探針を接触させる一方、前記第1の電極端子および前記第2の電極端子のうちの他方の表面上の所定の複数の点に第2の探針を順次接触させたときに、前記第1および第2の探針間の電気伝導を測定し、その測定結果に基づいて前記保護膜の欠陥箇所を特定する工程を含むことを特徴とする半導体装置の製造方法。

10 20. 請求項17から請求項19のうちのいずれか1項に記載の半導体装置の製造方法であって、前記ステップ(a)および(c)において、前記第1および第2の電極端子は、それぞれ、前記半導体素子の形成領域外における前記基板の周縁部上に設けられることを特徴とする半導体装置の製造方法。

21. 請求項17から請求項20のうちのいずれか1項に記載の半導体装置の製造方法であって、前記ステップ(a)は、前記基板の周縁部に沿って所定間隔で配列するように複数の電極片を前記第1の電極端子として形成する工程を含むことを特徴とする半導体装置の製造方法。

22. 請求項17から請求項21のうちのいずれか1項に記載の半導体装置の製造方法であって、前記ステップ(c)は、前記基板の周縁部に沿って所定間隔で配列するように複数の電極片を前記第2の電極端子として形成する工程を含むことを特徴とする半導体装置の製造方法。

23. 請求項10から請求項22のうちのいずれか1項に記載の半導体装置の製造方

法であって、前記半導体素子はエレクトロルミネッセント素子からなることを特徴とする半導体装置の製造方法。

1 / 10

図1

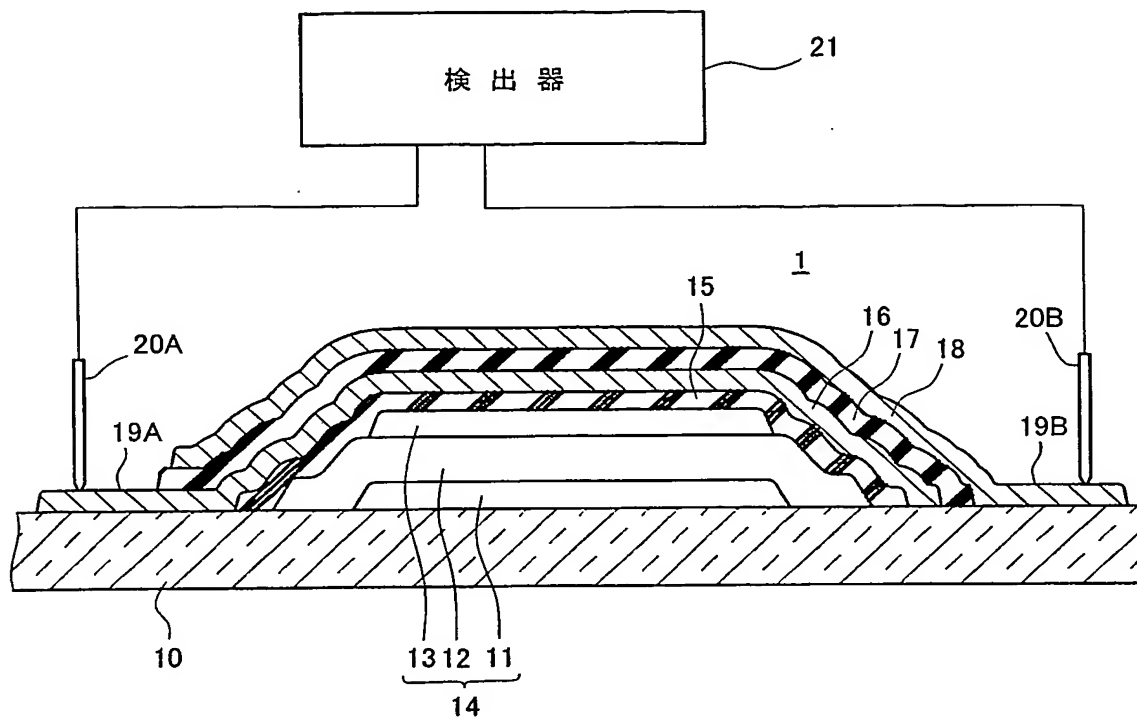
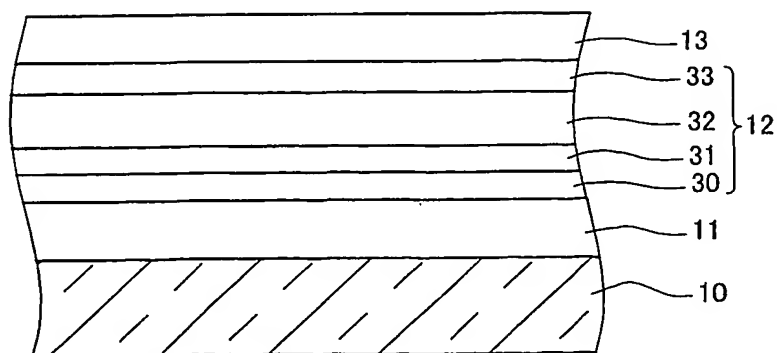


図2



2 / 10

図3

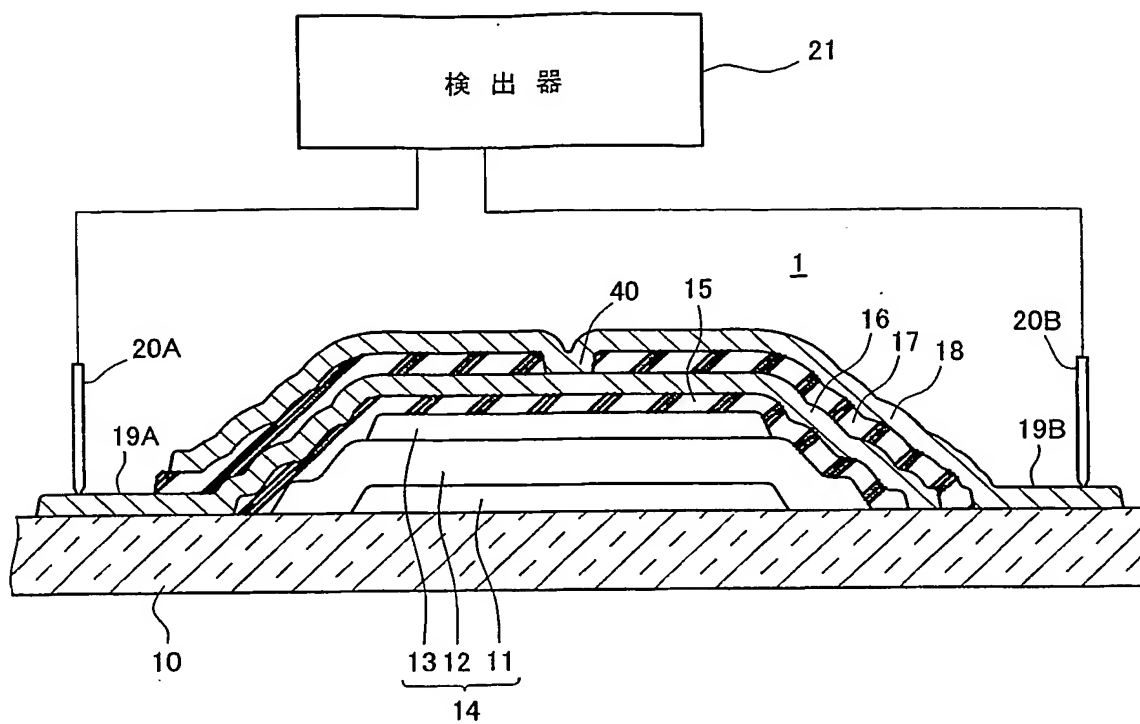


図4

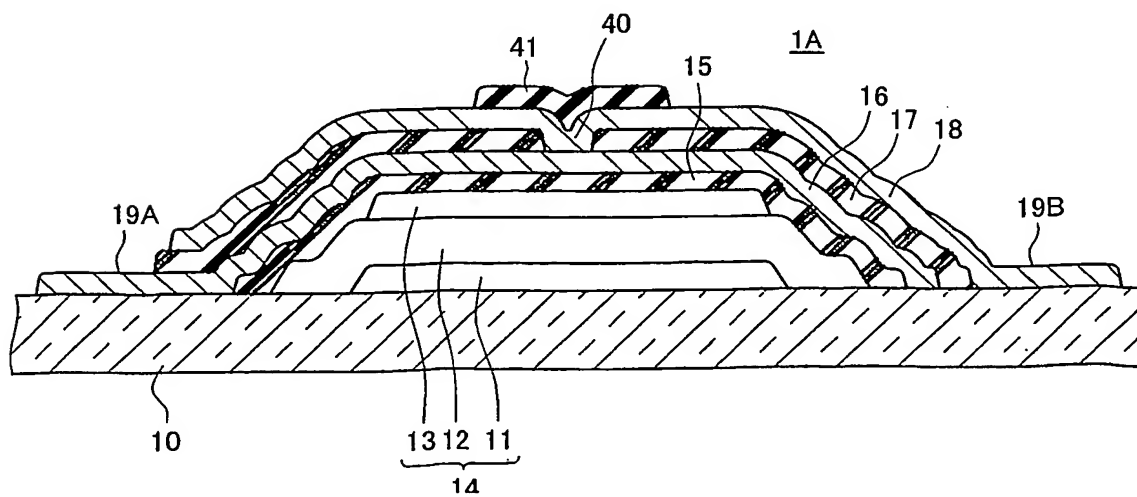


図5

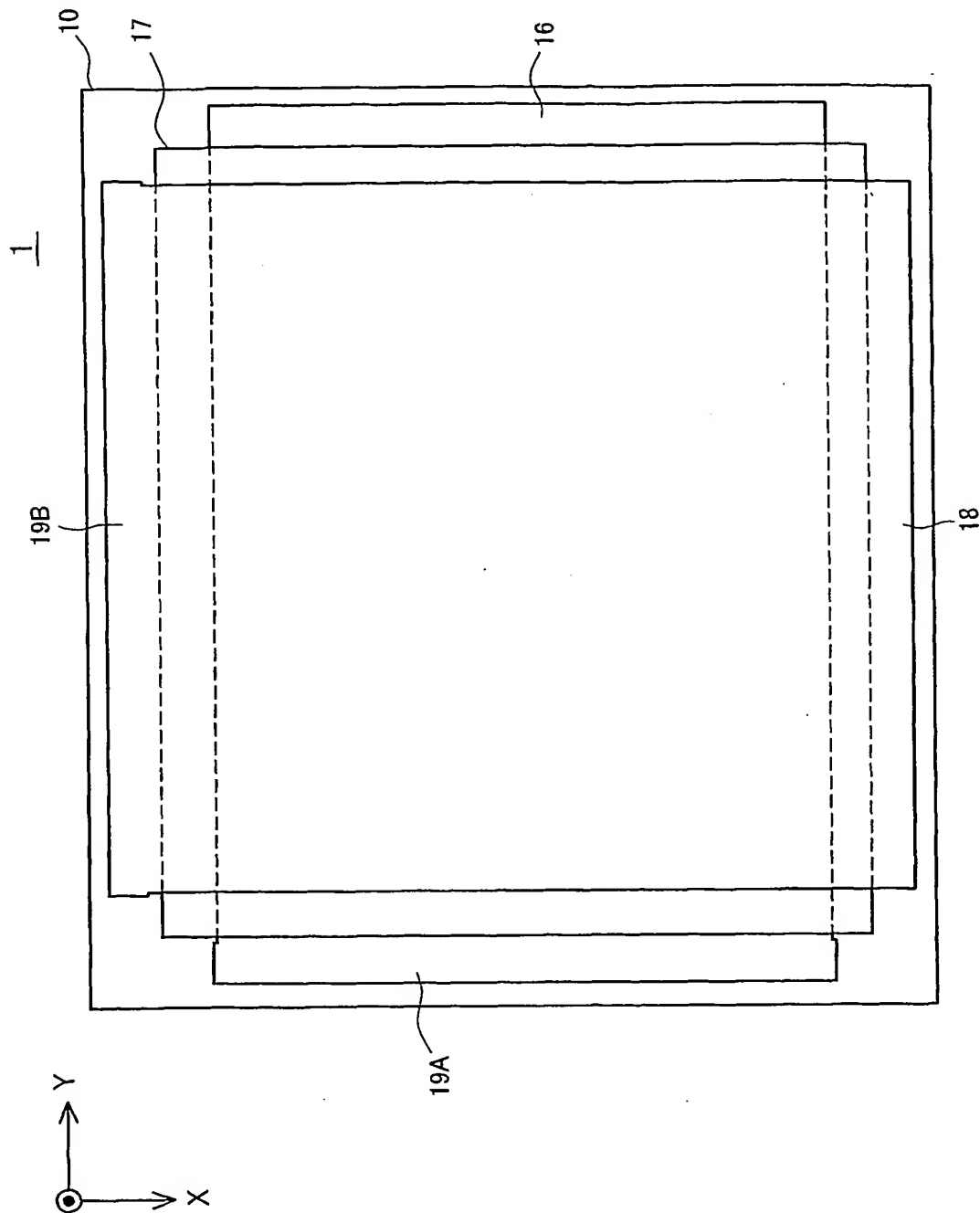
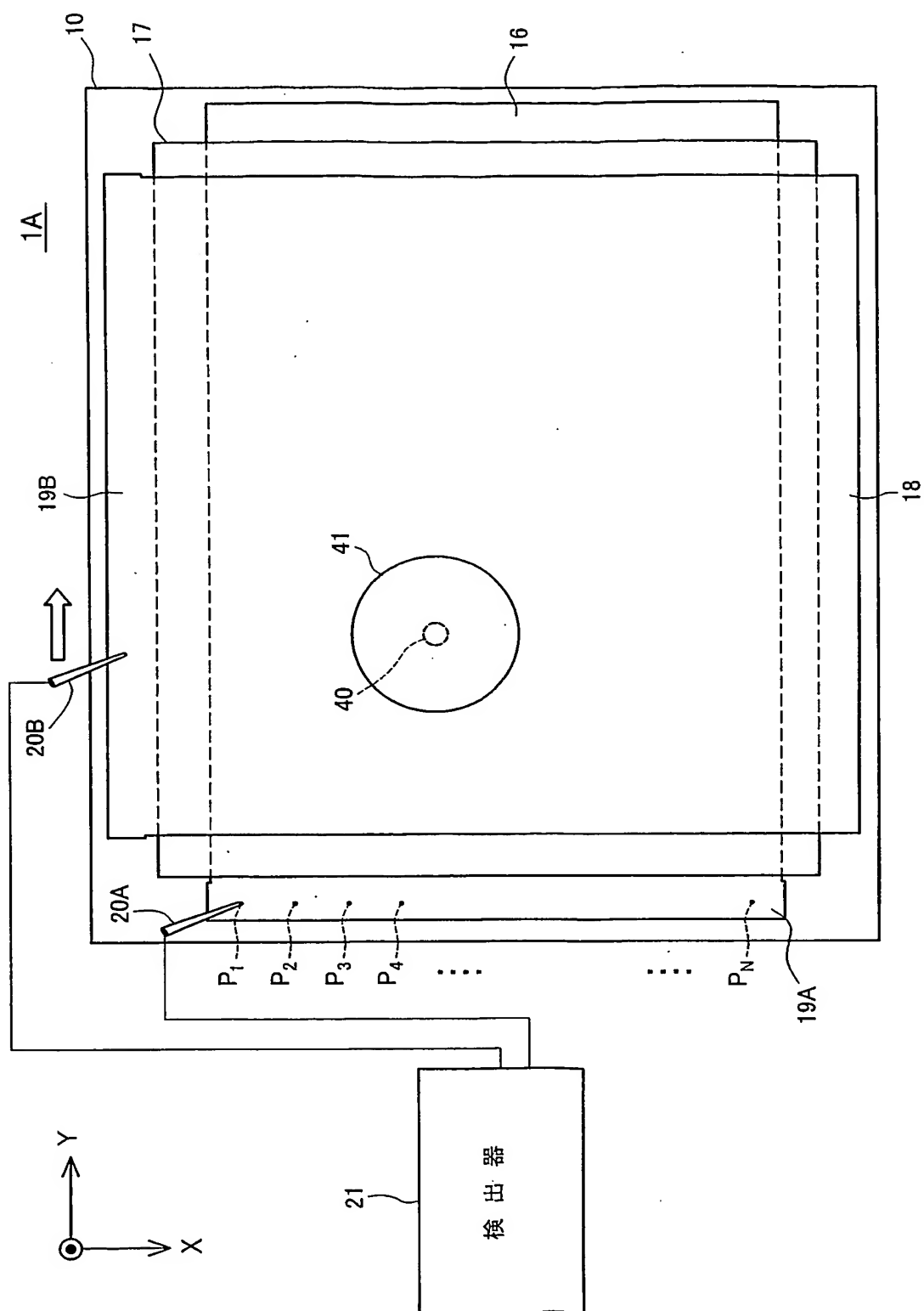


図6



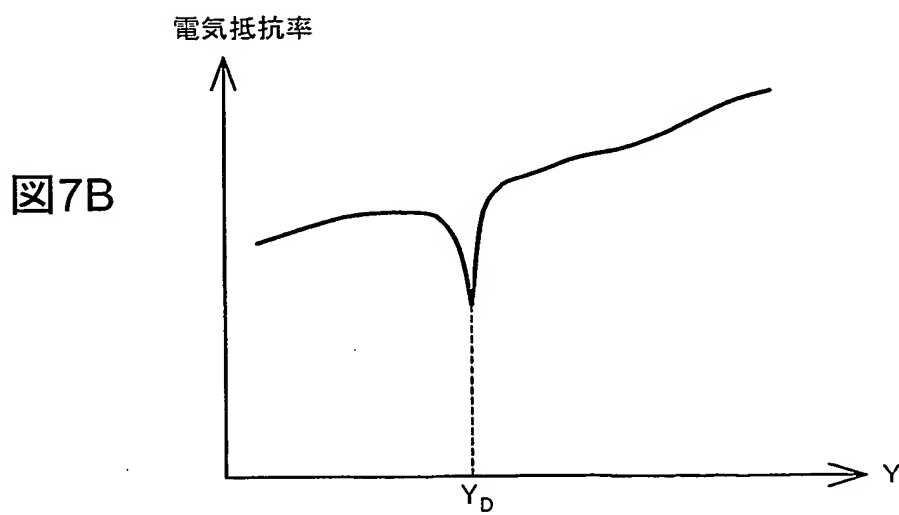
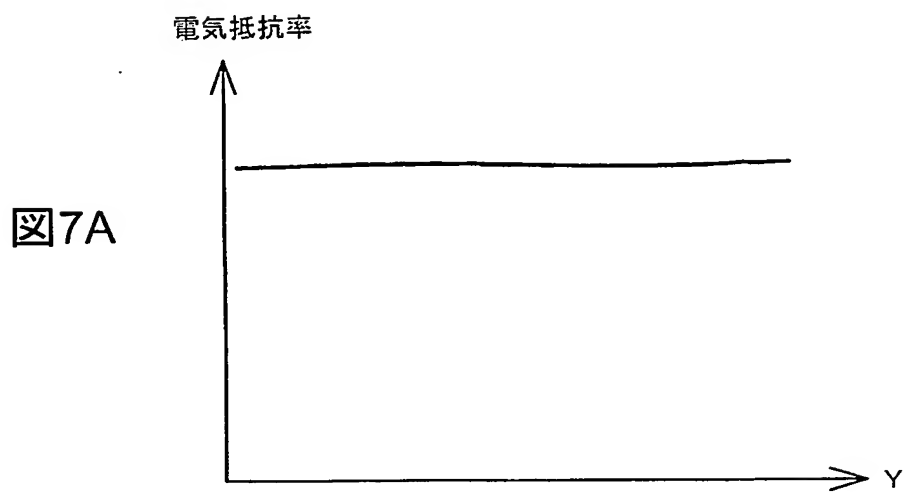
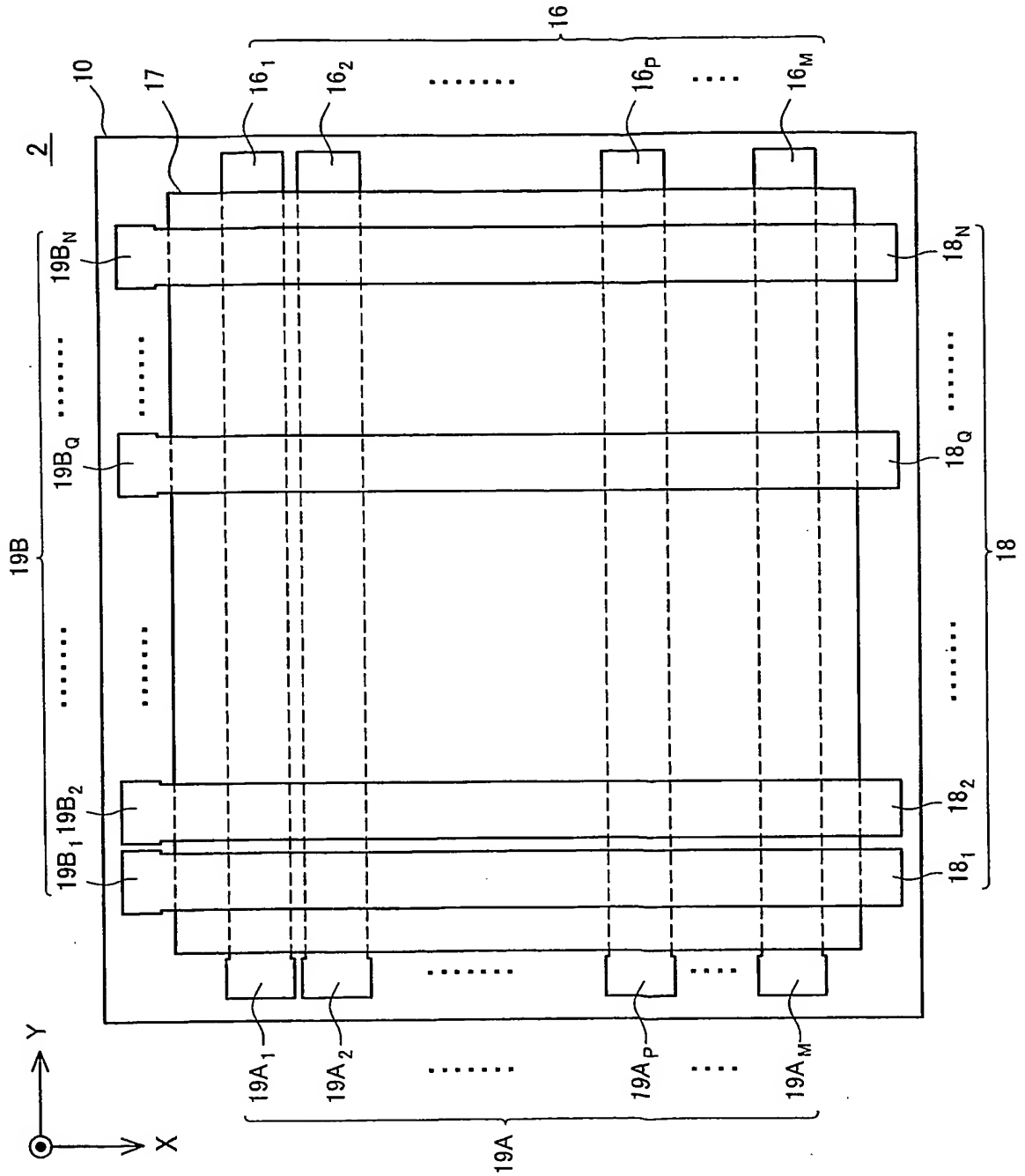


図8



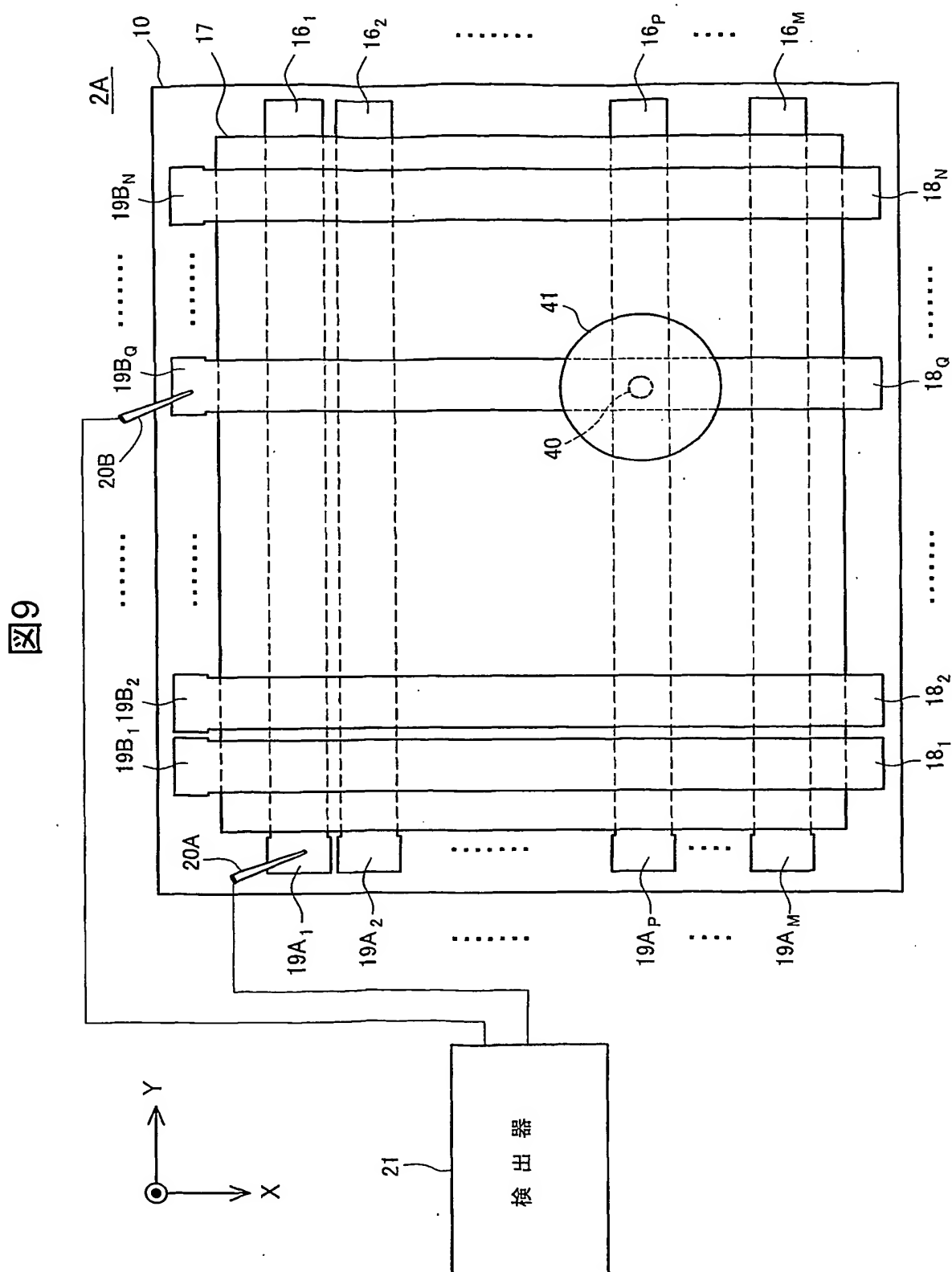


図10

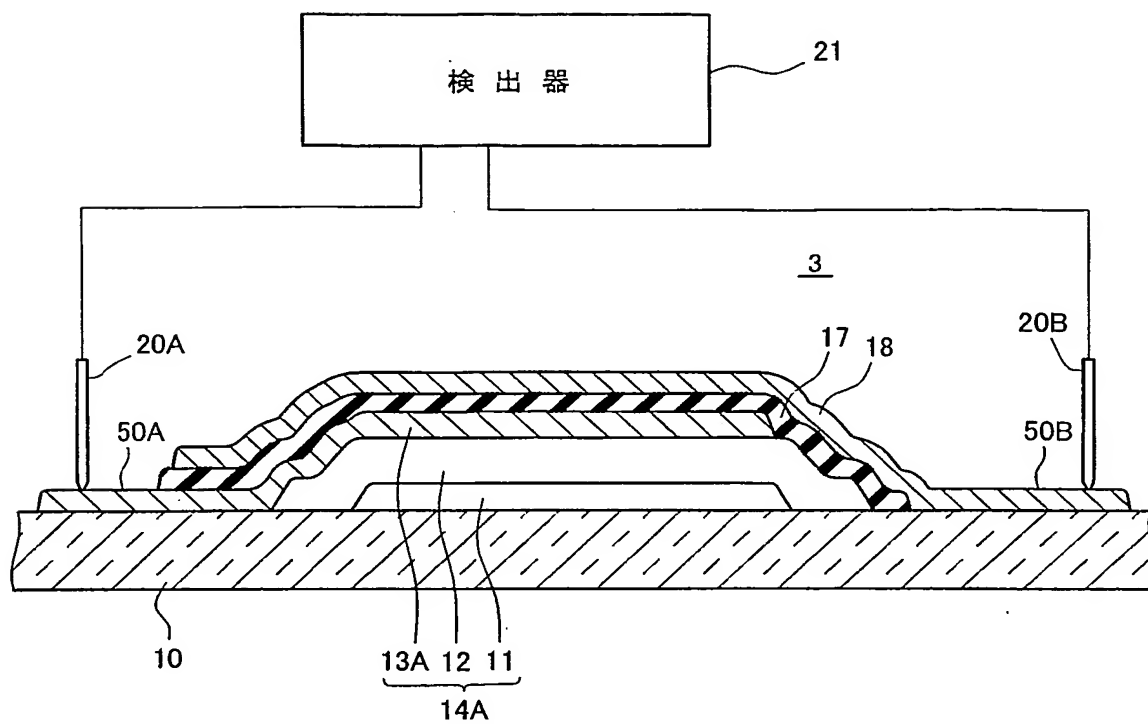


図11

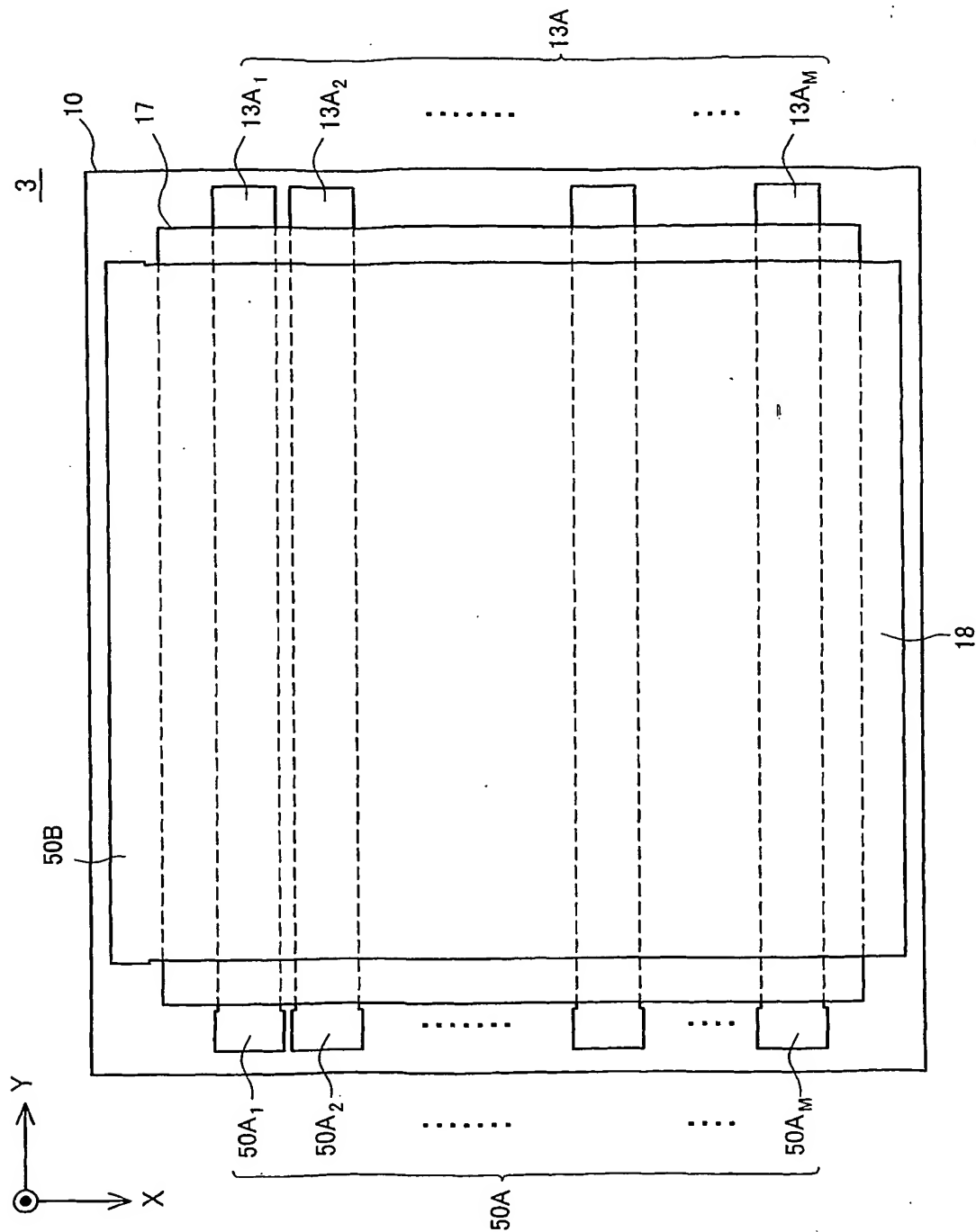
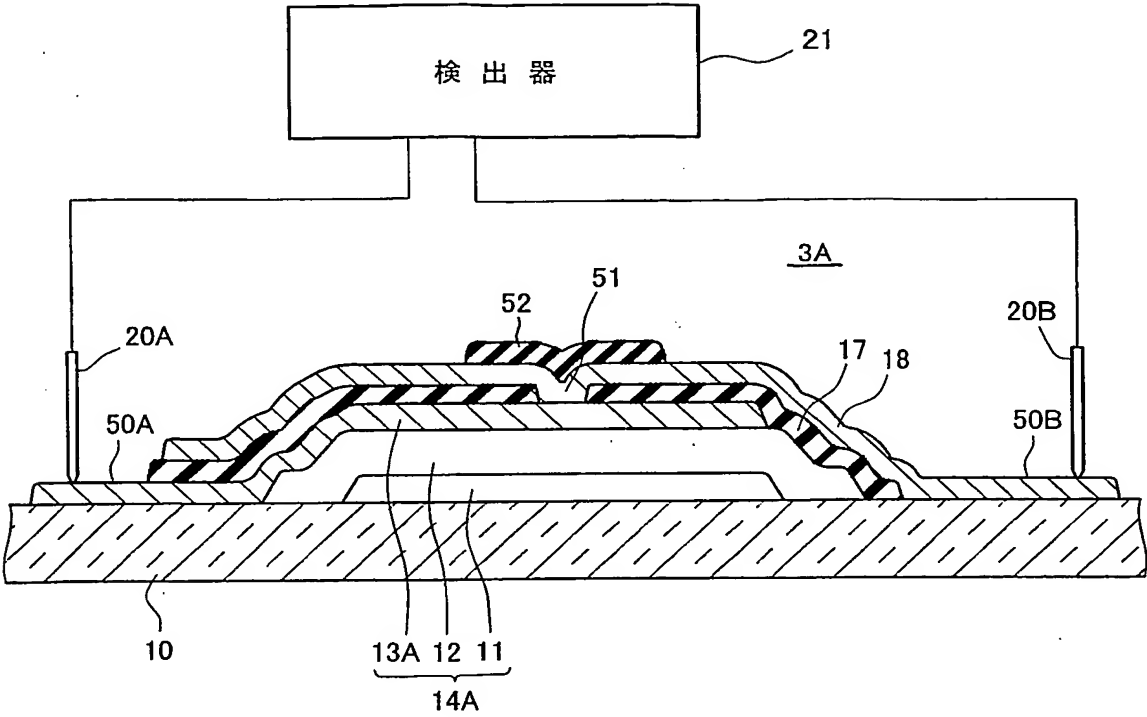


図12



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2005/000934

A. CLASSIFICATION OF SUBJECT MATTER
Int.Cl.⁷ H01L23/29

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl.⁷ H01L23/29, H01L23/31, H05B33/04, H01L21/3205, H05B33/10,
H01B33/12, H05B33/14, H01L33/00, H01L21/66, G01R31/26,
G01N27/92

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2005
Kokai Jitsuyo Shinan Koho 1971-2005 Toroku Jitsuyo Shinan Koho 1994-2005Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)
JOIS

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X A	JP 06-275741 A (Toppan Printing Co., Ltd.), 30 September, 1994 (30.09.94), Par. Nos. [0011] to [0022]; Fig. 4 (Family: none)	1, 2 3-23
A	JP 2003-303682 A (Pioneer Electronic Corp.), 24 October, 2003 (24.10.03), Par. Nos. [0012] to [0014]; Fig. 2 & US 2004/0000863 A1	1-23
A	JP 2003-282241 A (Pioneer Electronic Corp.), 03 October, 2003 (03.10.03), Full text; Figs. 1 to 10 & US 2003/209708 A1	1-23

☒ Further documents are listed in the continuation of Box C.☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance: the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance: the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
14 April, 2005 (14.04.05)Date of mailing of the international search report
10 May, 2005 (10.05.05)Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2005/000934

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2003-187963 A (Dainippon Printing Co., Ltd.), 04 July, 2003 (04.07.03), Full text; Figs. 1 to 2 & US 2003/0113581 A1	1-23
A	JP 2002-314142 A (Toyoda Gosei Co., Ltd.), 25 October, 2002 (15.10.02), Par. Nos. [0042] to [0057]; Fig. 2 & US 2002/0163302 A1	1-23

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2005/000934

Box No. II Observations where certain claims were found unsearchable (Continuation of item 2 of first sheet)

This international search report has not been established in respect of certain claims under Article 17(2)(a) for the following reasons:

1. ☐ Claims Nos.:
because they relate to subject matter not required to be searched by this Authority, namely:

2. ☐ Claims Nos.:
because they relate to parts of the international application that do not comply with the prescribed requirements to such an extent that no meaningful international search can be carried out, specifically:

3. ☐ Claims Nos.:
because they are dependent claims and are not drafted in accordance with the second and third sentences of Rule 6.4(a).

Box No. III Observations where unity of invention is lacking (Continuation of item 3 of first sheet)

This International Searching Authority found multiple inventions in this international application, as follows:

There must exist a special technical feature so linking a group of inventions of claims as to form a single general inventive concept in order that the group of inventions may satisfy the requirement of unity of invention. The group of inventions of claims 1-23 is considered to be linked only by the technical feature of "semiconductor device comprising a substrate, a semiconductor element formed on the substrate and a protective film sealing the semiconductor element which further has a first conductive layer being in contact with the back surface of the protective film and a second conductive layer being in contact with the front surface of the protective film".

(Continued to extra sheet)

1. ☒ As all required additional search fees were timely paid by the applicant, this international search report covers all searchable claims.
2. ☐ As all searchable claims could be searched without effort justifying an additional fee, this Authority did not invite payment of any additional fee.
3. ☐ As only some of the required additional search fees were timely paid by the applicant, this international search report covers only those claims for which fees were paid, specifically claims Nos.:

4. ☐ No required additional search fees were timely paid by the applicant. Consequently, this international search report is restricted to the invention first mentioned in the claims; it is covered by claims Nos.:

Remark on Protest

- ☐ The additional search fees were accompanied by the applicant's protest.
- ☒ No protest accompanied the payment of additional search fees.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2005/000934

Continuation of Box No.III of continuation of first sheet (2)

This technical feature, however, cannot be a special technical feature since it is disclosed in prior art document JP 06-275741 A (Toppan Printing Co., Ltd.).

Consequently, there is no special technical feature so linking the group of inventions of claims 1-23 as to form a single general inventive concept. Therefore, it appears that the group of inventions of claims 1-23 does not satisfy the requirement of unity of invention.

Then, judging from the specific modes of invention described in independent claims, the claims of this international application are considered to define seven inventions: the invention of claims 1 and 2; the invention of claim 3; the invention of claim 4; the invention of claim 5; the invention of claims 6-8; the invention of claim 9; and the invention of claims 10-23.

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int.Cl.7 H01L23/29

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int.Cl.7 H01L23/29, H01L23/31, H05B33/04, H01L21/3205, H05B33/10, H05B33/12, H05B33/14, H01L33/00, H01L21/66
G01R31/26, G01N27/92

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2005年
日本国実用新案登録公報	1996-2005年
日本国登録実用新案公報	1994-2005年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

JOIS

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X A	JP 06-275741 A (凸版印刷株式会社) 1994. 09. 30, 段落番号【0011】 - 【0022】、第4図 (ファミリーなし)	1, 2 3-23
A	JP 2003-303682 A (パイオニア株式会社) 2003. 10. 24, 段落番号 【0012】 - 【0014】、第2図 & US 2004/0000863 A1	1-23
A	JP 2003-282241 A (パイオニア株式会社) 2003. 10. 03, 全文、第1 - 10図 & US 2003/209708 A1	1-23

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

14. 04. 2005

国際調査報告の発送日

10. 5. 2005

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

菅野 智子

4R

3339

電話番号 03-3581-1101 内線 3469

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	JP 2003-187963 A (大日本印刷株式会社) 2003.07.04, 全文、第1 - 2 図 & US 2003/0113581 A1	1-23
A	JP 2002-314142 A (豊田合成株式会社) 2002.10.25, 段落番号【0042】 - 【0057】、第2 図 & US 2002/0163302 A1	1-23

第Ⅱ欄 請求の範囲の一部の調査ができないときの意見 (第1 ページの2の続き)

法第8条第3項 (PCT 17条(2)(a)) の規定により、この国際調査報告は次の理由により請求の範囲の一部について作成しなかった。

1. ☐ 請求の範囲 _____ は、この国際調査機関が調査をすることを要しない対象に係るものである。
つまり、
2. ☐ 請求の範囲 _____ は、有意義な国際調査をすることができる程度まで所定の要件を満たしていない国際出願の部分に係るものである。つまり、
3. ☐ 請求の範囲 _____ は、従属請求の範囲であってPCT規則6.4(a)の第2文及び第3文の規定に従って記載されていない。

第Ⅲ欄 発明の単一性が欠如しているときの意見 (第1 ページの3の続き)

次に述べるようにこの国際出願に二以上の発明があるところの国際調査機関は認めた。

請求の範囲に記載されている一群の発明が単一性の要件を満たすには、その一群の発明を単一の一般的発明概念を形成するように連関させるための、特別な技術的特徴の存在が必要であるところ、請求の範囲1-23に記載されている一群の発明は、「基板と、前記基板上に形成されている半導体素子と、半導体素子を封止する保護膜とを備えた半導体装置であって、前記保護膜の裏面と接する第1導電層と、前記保護膜の表面に接する第2導電層とを備える」という事項でのみ連関していると認める。しかしながら、この事項は先行技術文献、JP 06-275741 A (凸版印刷株式会社) に記載されているため、特別な技術的特徴とはなり得ない。(以下、特別ページ参照)

1. ☒ 出願人が必要な追加調査手数料をすべて期間内に納付したので、この国際調査報告は、すべての調査可能な請求の範囲について作成した。
2. ☐ 追加調査手数料を要求するまでもなく、すべての調査可能な請求の範囲について調査することができたので、追加調査手数料の納付を求めなかった。
3. ☐ 出願人が必要な追加調査手数料を一部のみしか期間内に納付しなかったので、この国際調査報告は、手数料の納付のあった次の請求の範囲のみについて作成した。
4. ☐ 出願人が必要な追加調査手数料を期間内に納付しなかったので、この国際調査報告は、請求の範囲の最初に記載されている発明に係る次の請求の範囲について作成した。

追加調査手数料の異議の申立てに関する注意

- ☐ 追加調査手数料の納付と共に出願人から異議申立てがあった。
☒ 追加調査手数料の納付と共に出願人から異議申立てがなかった。

そうすると、請求の範囲 1-23 に記載されている一群の発明の間には、単一の一般的発明概念を形成するように連関させるための、特別な技術的特徴は存しないこととなる。そのため、請求の範囲 1-23 に記載されている一群の発明が発明の単一性の要件を満たしていないことは明らかである。

そして、独立請求の範囲に記載されている発明の特定の態様からすると、この国際出願の請求の範囲には、1-2、3、4、5、6-8、9、10-23 に区分される 7 個の発明が記載されていると認める。